

# PENGARUH SIFAT INVERSI PENJUMLAH TERHADAP KINERJA PENJUMLAH COMPLEMENTARY METAL OXIDE (CMOS) STATIK 4-BIT

Engelin Shintadewi Julian<sup>1)</sup>

1) Department of Electrical Engineering, Faculty of Industrial Technology  
Trisakti University Indonesia 11440, email: eshintadewij@yahoo.com

## ABSTRACT

*Addition and multiplication have a special significance in VLSI design because there are many applications require these basic operations. In this paper, we study the effect of adder inversion property to the performance of 4-bit ripple carry adder (RCA). The 1-bit static complementary metal oxide semiconductor (CMOS) adder is used to build the 4-bit adder. Layout for 1-bit adder was designed and simulated with Electric 8.08 software and the delay time was observed. Next, the layout for 4-bit original RCA and 4-bit RCA which exploit the inversion property were designed and the 4-bit adders performance were observed. The simulation results show that 4-bit RCA which exploit the adder inversion property has 80% shorter delay time than the 4-bit original RCA.*

**Keyword:** Adder, Static CMOS, ripple carry, Inversion property.

## ABSTRAK

*Penambahan dan perkalian mempunyai arti spesial dalam desain VLSI karena ada banyak aplikasi ini memerlukan operasi dasar. Dalam artikel ini, dibahas pengaruh properti adder inversi terhadap kinerja riak 4-bit ripple carry adder (RCA). Complementary Metal Oxide Semiconductor (CMOS) digunakan untuk membangun adder 4-bit. Layout untuk penambah 1-bit dirancang dan disimulasikan dengan Electric 8,08 perangkat lunak dengan waktu tunda yang diamati. Selanjutnya, layout untuk RCA asli 4-bit dan 4-bit RCA yang dimanfaatkan sebagai properties 4-bit adders. Hasil simulasi menunjukkan bahwa RCA 4-bit yang mengeksploitasi properti inversi adder memiliki waktu tunda 80% lebih pendek dari RCA 4-bit*

**Keyword:** penjumlah, CMOS statik, ripple carry, sifat inversi.

## PENDAHULUAN

Penjumlah (*adder*) merupakan salah satu komponen yang sangat penting pada sistem *Very Large Scale Integration* (VLSI). Penjumlah dapat ditemukan pada *Central Processing Unit* (CPU), *arithmetic logic unit* (ALU), *floating point unit* (FPU) dan pada berbagai prosesor lainnya seperti *digital signal processor* (DSP). Fungsi-fungsi aritmatika seperti penjumlahan, pengurangan, perkalian dan pembagian menggunakan penjumlah sebagai komponen utama. Penjumlah dianggap sebagai komponen atau elemen yang membatasi kinerja suatu sistem [1] oleh karena itu berbagai upaya dilakukan untuk meningkatkan kinerja penjumlah.

Kinerja penjumlah dapat ditingkatkan melalui optimasi pada tingkat logika dan optimasi pada tingkat rangkaian. Optimasi pada tingkat logika dilakukan dengan memanipulasi persamaan logika sehingga dapat diimplementasikan dengan rangkaian yang lebih cepat atau lebih ringkas. Optimasi pada tingkat rangkaian dilakukan dengan memanipulasi ukuran transistor dan topologi rangkaian untuk memperoleh kecepatan yang lebih tinggi.

Pada tulisan ini dilaporkan hasil penelitian tentang pengaruh sifat inversi penjumlah terhadap kinerja penjumlah CMOS statik dengan arsitektur *Ripple Carry Adder* (RCA) 4-bit. Penelitian dilakukan dengan cara simulasi

menggunakan perangkat lunak Electric versi 8.08.

penjumlah 1-bit akan dibahas pada bagian berikutnya.

### METODE PENELITIAN

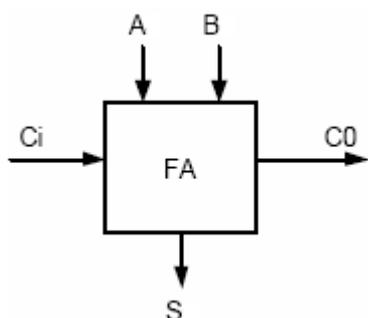
Langkah-langkah penelitian adalah sebagai berikut:

#### 1. Perancangan penjumlah CMOS statik 1-bit

Untuk selanjutnya digunakan istilah penjumlah untuk *full adder* (FA). Penjumlah 1-bit mempunyai 3 masukan yaitu A, B dan Ci dan menghasilkan keluaran S dan Co seperti diperlihatkan pada Gambar 1 dan tabel kebenarannya diperlihatkan pada Tabel 1 [2]. S dan Co dapat dinyatakan dengan persamaan

$$S = A \oplus B \oplus C_i \quad (1)$$

$$C_o = AB + BC_i + C_iA \quad (2)$$

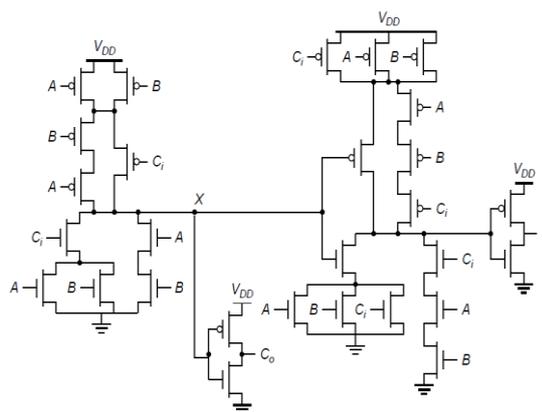


Gambar 1. Penjumlah 1-bit

Tabel 1. Tabel kebenaran penjumlah 1-bit

A	B	C <sub>i</sub>	S	C <sub>o</sub>
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

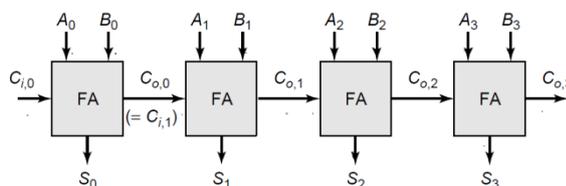
Implementasi penjumlah 1-bit dengan rangkaian CMOS memerlukan 28 buah transistor (24 transistor untuk rangkaian penjumlah utama dan 4 transistor untuk membalik keluaran C' dan S') seperti diperlihatkan pada Gambar 2 [3]. Rancangan tataletak (*layout*)



Gambar 2. Skema penjumlah CMOS statik 1-bit

#### 2. Perancangan penjumlah 4-bit dengan arsitektur RCA

Arsitektur RCA pada Gambar 3 merupakan arsitektur penjumlah multi-bit yang paling sederhana. Pada RCA, *carry* keluaran dari penjumlah *lower significant bit* (LSB), yang terletak paling kiri, yaitu C<sub>o,0</sub> digunakan sebagai masukan penjumlah berikutnya, demikian seterusnya sampai bit yang terakhir.

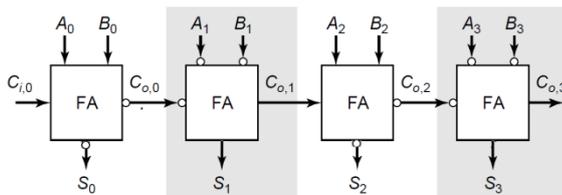


Gambar 3. Arsitektur RCA 4-bit

#### 3. Perancangan penjumlah 4-bit dengan arsitektur RCA inversi

Dari pada Gambar 2 diketahui bahwa pada dasarnya penjumlah CMOS statik 1-bit menghasilkan keluaran S' dan C'o' yang merupakan kebalikan atau inversi dari S dan Co pada Persamaan (1) dan (2) atau yang diperlihatkan pada Tabel 1. Sifat inversi ini kemudian dimanfaatkan untuk meningkatkan kinerja RCA seperti diperlihatkan pada Gambar 4. Penjumlah LSB yang terletak paling kiri memperoleh masukan A<sub>0</sub>, B<sub>0</sub> dan C<sub>i,0</sub> normal dan menghasilkan keluaran S<sub>0</sub>' dan C<sub>o,0</sub>' yang

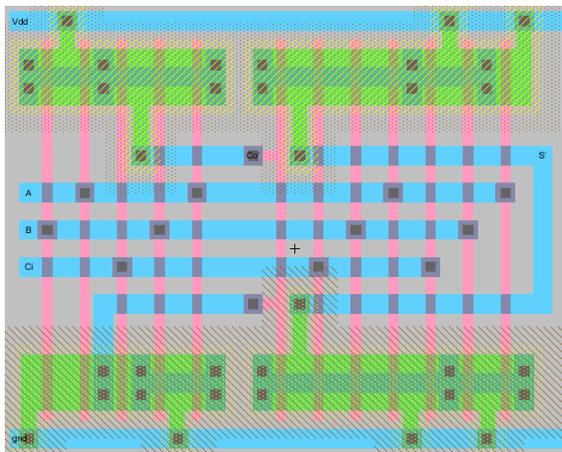
terbalik. Penjumlah kedua yang memperoleh masukan  $A_1'$ ,  $B_1'$  dan  $C_{o,0}'$  yang terbalik akan menghasilkan keluaran  $S_1$  dan  $C_{o,1}$  normal dan seterusnya. Hal ini menguntungkan karena *carry* keluaran dari penjumlah 1-bit tidak perlu dibalik terlebih dahulu sebelum dijadikan masukan untuk bit berikutnya. Dengan memanfaatkan sifat inversi penjumlah tersebut waktu perambatan *carry* menjadi lebih singkat dan hal ini mengurangi waktu tunda penjumlah secara keseluruhan.



Gambar 4. Arsitektur RCA yang memanfaatkan sifat inversi penjumlah

## HASIL DAN PEMBAHASAN

Rancangan tataletak penjumlah CMOS statik 1-bit diperlihatkan pada Gambar 5. Penjumlah 1-bit tersebut terdiri dari 24 buah transistor. Penjumlah mempunyai masukan A, B dan Ci dan menghasilkan keluaran S' dan Co'.



Gambar 5. Rancangan tataletak penjumlah CMOS statik 1-bit

Hasil simulasi waktu tunda penjumlah CMOS statik 1-bit untuk berbagai kombinasi masukan dirangkum pada Tabel 2. Dari tabel tersebut dapat diketahui bahwa baik penjumlah tersebut menghasilkan keluaran yang benar untuk semua jenis kombinasi masukan. Besarnya

waktu tunda bervariasi tergantung dari kombinasi masukan. Waktu tunda rata-rata pada keluaran S' penjumlah mencapai 444ps. Waktu tunda rata-rata pada keluaran Co' mencapai 210 ps. Penjumlah statik CMOS 1-bit berukuran  $123\lambda \times 127\lambda$ .

Rancangan tataletak penjumlah CMOS statik 1-bit pada Gambar 5 kemudian digunakan untuk menyusun penjumlah 4-bit. Penjumlah 4-bit dengan arsitektur RCA yang asli diperlihatkan pada Gambar 6 dan penjumlah 4-bit dengan arsitektur RCA yang memanfaatkan sifat inversi adder (untuk selanjutnya disebut RCA inversi) diperlihatkan pada Gambar 7. Penjumlah RCA mempunyai luas  $322\lambda \times 206,5\lambda$ , sedangkan penjumlah RCA inversi  $327\lambda \times 208,5\lambda$  sehingga dapat dikatakan kedua penjumlah 4 bit mempunyai luas yang hampir sama.

Karena untuk penjumlah 4-bit terdapat cukup banyak kombinasi masukan, simulasi hanya dilakukan terhadap beberapa kombinasi masukan yaitu  $0000+0000$ ,  $0000+1111$ ,  $0001+0111$  dan  $0111+0001$  yang hasilnya diperlihatkan pada Tabel 3. Dapat dilihat pada Tabel 3 bahwa kombinasi masukan yang berbeda akan menghasilkan waktu tunda yang berbeda-beda pula. Kombinasi masukan yang berbeda mengakibatkan kombinasi transistor p dan n yang *on* dan *off* yang berbeda pula, akibatnya resistansi dan waktu tunda yang dihasilkan untuk suatu kombinasi masukan akan berbeda dengan kombinasi masukan lainnya.

Hasil penjumlahan multi-bit baru dapat ditentukan setelah semua nilai sum (S) diperoleh. Berdasarkan data hasil simulasi pada Tabel 3, keluaran S pada penjumlah RCA 4-bit diperoleh secara berurutan mulai dari S0, S1, S2 dan terakhir S3 dengan demikian waktu tunda pada RCA 4-bit ditentukan oleh waktu tunda pada S3. Hal ini berbeda dengan hasil yang diperoleh dari penjumlah RCA inversi. Dari hasil simulasi yang dilakukan waktu tunda terpanjang pada penjumlah RCA inversi 4 bit tidak selalu terjadi pada S3.

Besarnya waktu tunda keluaran S3 pada penjumlah RCA 4-bit berkisar antara 2075 – 2746ps dengan rata-rata 2390ps, sedangkan waktu tunda terpanjang pada penjumlah RCA inversi berkisar antara 1776 – 2090ps dengan rata-rata 1910ps atau 80% lebih singkat dari penjumlah RCA.

## KESIMPULAN

Telah dibuat rancangan tataletak penjumlah CMOS statik 1-bit. Penjumlah 1-bit tersebut kemudian digunakan untuk menyusun penjumlah 4-bit dengan arsitektur RCA dan RCA yang memanfaatkan sifat inversi penjumlah (RCA inversi). Hasil simulasi menunjukkan bahwa penjumlah RCA yang memanfaatkan sifat inversi penjumlah mempunyai waktu tunda yang lebih singkat

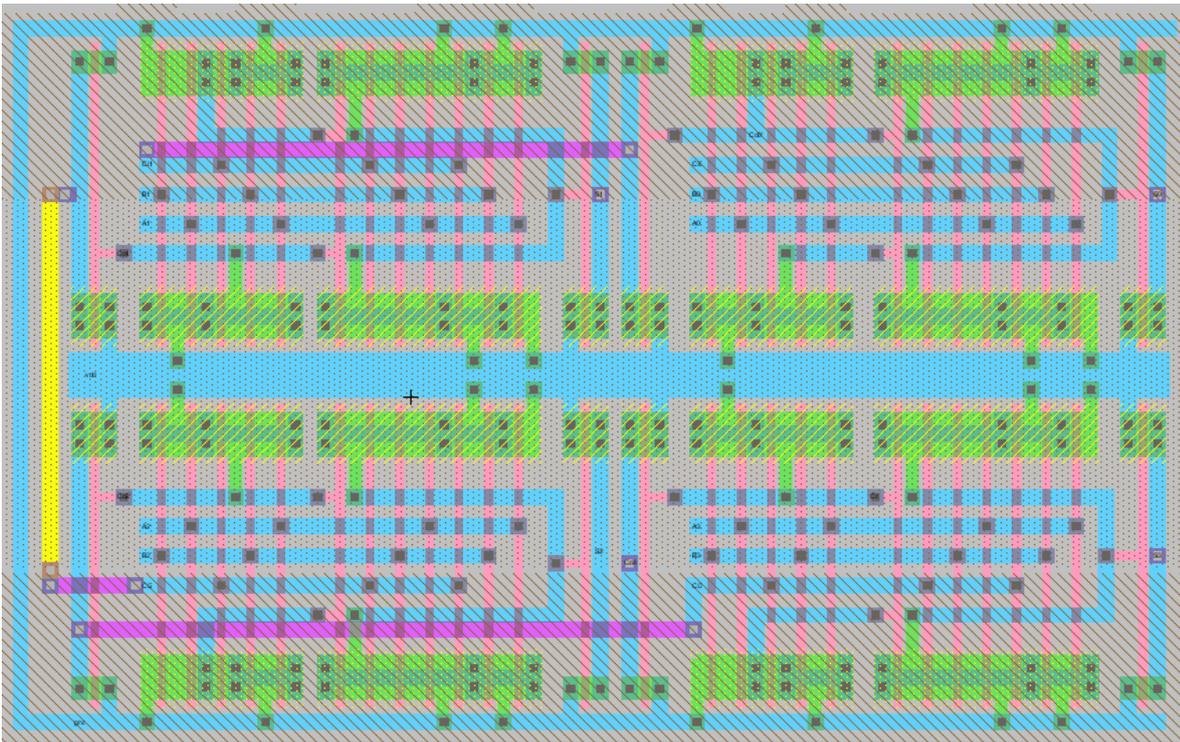
dibandingkan dengan penjumlah RCA biasa.

## DAFTAR PUSTAKA

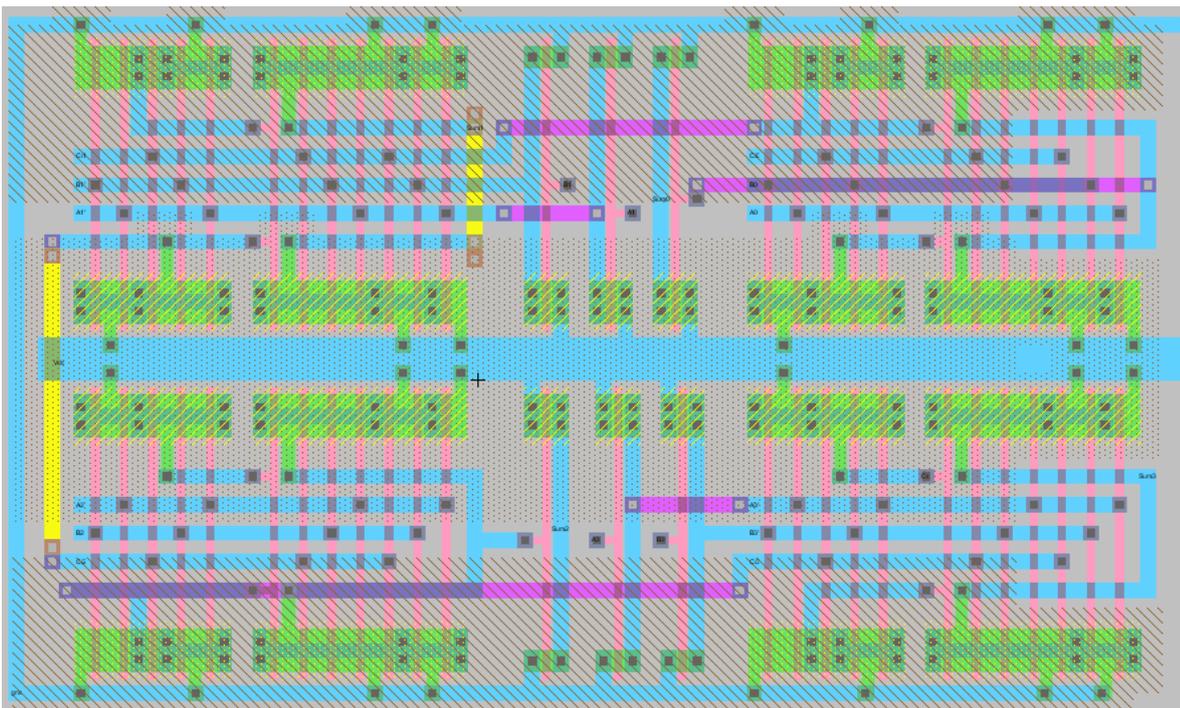
- [1] Rabaey, J.M., Chandrakasan, A. dan Nikolic, B., 2003, Digital Integrated Circuit A Design Perspective, 2nd Edition, Pearson Education International, New Jersey.
- [2] Uyemura J.P., 2002, Introduction to VLSI Circuits and Systems, John Wiley & Sons, Singapore.
- [3] Weste, N. dan Eshraghian, K., 1986, Principles of CMOS VLSI Design: A Systems Perspective, Addison Wesley, Reading Massachusetts.

Tabel 2. Hasil simulasi waktu tunda penjumlah 1-bit

A	B	C <sub>i</sub>	S'	C <sub>o</sub> '	Waktu tunda (ps)	
					S'	C <sub>o</sub> '
0	0	0	1	1	584	203
0	0	1	0	1	584	398
0	1	0	0	1	398	271
0	1	1	1	0	424	104
1	0	0	0	1	526	347
1	0	1	1	0	411	155
1	1	0	1	0	411	155
1	1	1	0	0	217	51
Rata-rata					444	210



Gambar 6. Rancangan tataletak penjumlah RCA 4-bit



Gambar 7. Rancangan tataletak penjumlah RCA inversi 4-bit

Tabel 3. Beberapa contoh hasil simulasi tataletak penjumlah 4-bit

Input	A=0000 B=0000	A=0000 B=1111	A=0001 B=0111	A=0111 B=0001

Output		S=0000 Co=0		S=1111 Co=0		S=1000 Co=0		S=1000 Co=0	
		RCA	RCA inversi	RCA	RCA inversi	RCA	RCA inversi	RCA	RCA inversi
Waktu tunda (ps)	S0	925	1104	597	896	642	716	642	716
	S1	1537	672	1254	1254	1060	1313	1060	1194
	S2	2149	1776	1881	1910	1493	1925	1567	1836
	S3	2746	1373	2522	2090	2075	1761	2224	1731